

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

M. Mizuno
9/19/00
460884
10-1

JC916 U.S. PTO
09/664094
09/19/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1999年 9月20日

出願番号

Application Number:

平成11年特許願第266203号

出願人

Applicant(s):

日本電気株式会社

2000年 6月16日

特許庁長官
Commissioner,
Patent Office

近藤隆彦

出証番号 出証特2000-3045348

【書類名】 特許願

【整理番号】 34001985

【提出日】 平成11年 9月20日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L

【発明の名称】 半導体集積回路

【請求項の数】 9

【発明者】

 【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

 【氏名】 水野 正之

【特許出願人】

 【識別番号】 000004237

 【氏名又は名称】 日本電気株式会社

【代理人】

 【識別番号】 100108578

 【弁理士】

 【氏名又は名称】 高橋 詔男

【代理人】

 【識別番号】 100064908

 【弁理士】

 【氏名又は名称】 志賀 正武

【選任した代理人】

 【識別番号】 100101465

 【弁理士】

 【氏名又は名称】 青山 正和

【選任した代理人】

 【識別番号】 100108453

 【弁理士】

 【氏名又は名称】 村山 靖彦

【手数料の表示】

【予納台帳番号】 008707

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9709418

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体集積回路

【特許請求の範囲】

【請求項 1】 一の信号線とグランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する半導体集積回路において、

前記信号線に 1 つ以上の穴をあけることを特徴とする半導体集積回路。

【請求項 2】 一の信号線とグランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する半導体集積回路において、

前記グランドプレートに 1 つ以上の穴をあけることを特徴とする半導体集積回路。

【請求項 3】 前記一の信号線と前記グランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する請求項 2 に記載の半導体集積回路において、

前記グランドプレートにあける 1 つ以上の穴の大きさを、

(1) 前記一の信号線と前記グランドプレートの反対側にあって近接する他の信号線との交流結合が小さくなるようにできるだけ小さくし、かつ、

(2) 前記一の信号線と前記グランドプレートとの特性インピーダンスが大きくなるようにできるだけ大きくする、

ことを特徴とする半導体集積回路。

【請求項 4】 前記一の信号線と前記グランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する請求項 2 または 3 に記載の半導体集積回路において、

前記グランドプレートにあける 1 つ以上の穴の数を、

(1) 前記一の信号線と前記グランドプレートの反対側にあって近接する他の信号線との交流結合が小さくなるようにできるだけ少なくし、かつ、

(2) 前記一の信号線と前記グランドプレートとの特性インピーダンスが大きくなるようにできるだけ多くする、

ことを特徴とする半導体集積回路。

【請求項 5】 一の信号線とグランドプレートとからなるマイクロストリップ

ブ構造の信号伝送線路を有する半導体集積回路において、

前記信号線と前記グランドプレートとの双方にそれぞれ 1 つ以上の穴をあけることを特徴とする半導体集積回路。

【請求項 6】 前記一の信号線と前記グランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する請求項 5 に記載の半導体集積回路において、

前記一の信号線と前記グランドプレートとの双方にあけるそれぞれ 1 つ以上の穴のうち、前記グランドプレートの穴の大きさを、

(1) 前記一の信号線と前記グランドプレートの反対側にあって近接する他の信号線との交流結合が小さくなるようにできるだけ小さくし、かつ、

(2) 前記一の信号線と前記グランドプレートとの特性インピーダンスが大きくなるようにできるだけ大きくする、
ことを特徴とする半導体集積回路。

【請求項 7】 前記一の信号線と前記グランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する請求項 5 または 6 に記載の半導体集積回路において、

前記一の信号線と前記グランドプレートとの双方にあけるそれぞれ 1 つ以上の穴のうち、前記グランドプレートの穴の数を、

(1) 前記一の信号線と前記グランドプレートの反対側にあって近接する他の信号線との交流結合が小さくなるようにできるだけ少なくし、かつ、

(2) 前記一の信号線と前記グランドプレートとの特性インピーダンスが大きくなるようにできるだけ多くする、
ことを特徴とする半導体集積回路。

【請求項 8】 前記一の信号線と前記グランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する請求項 2 ないし 7 のいずれかに記載の半導体集積回路において、

前記グランドプレートにあける穴の位置を、

(1) 前記他の信号線が配置されていない場所にあげ、

(2) 前記他の信号線が配置されている場所では、前記一の信号線との交流結合

が小さくなるように小さな穴をあける、
ことを特徴とする半導体集積回路。

【請求項 9】 前記一の信号線と前記グランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する請求項 1 ないし 8 のいずれかに記載の半導体集積回路において、

前記一の信号線または前記グランドプレートにあける穴に変え、

前記一の信号線または前記グランドプレートを互いにスリット状の隙間をあけた複数の信号線または複数のグランドプレートによって構成し、

該複数の信号線同士または該複数のグランドプレート同士を終端その他の箇所
で接続することを特徴とする半導体集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体集積回路の信号伝送線路の特性インピーダンスを向上させ、他の信号線路とのカップリングを減少させる技術に関する。

【0002】

【従来の技術】

従来、信号線とグランドプレートとからなるマイクロストリップ構造の信号伝送線路を半導体集積回路で実現する場合、図 8 に示すように信号線とグランドプレートは別の配線層を用いて集積している。

この図に示した信号線とグランドプレートとからなるマイクロストリップ構造の信号伝送線路において、この伝送線路の特性インピーダンスを上げるためには、信号線幅 w を細くするか、信号線とグランドプレートとの距離 d を離す方法がある。

また、特開平 5 - 3 4 3 5 6 4 号には、網目状のメッシュグランドプレーンによって伝送線路の特性インピーダンスを所定値に設定し、メッシュグランドプレーンの網目にあたる空隙部分をグランドプレートで補完する技術が開示されている。

【0003】

【発明が解決しようとする課題】

ところが上述の信号線幅を細くする方法では、伝送線路の末端に接続する回路の最大入力容量が小さくなってしまい、配線層間の接続経路（ビア）の形成が困難になるという課題があった。

また、信号線とグランドプレートとの距離を離す方法では、配線層間膜の距離を広げるか、多層配線を用いて、例えば第 1 層配線にグランド配線、第 3 層配線に信号線を用いることになり、占有する配線層数が増加してしまうという課題があった。

【0 0 0 4】

さらに、特開平 5 - 3 4 3 5 6 4 号による方法では、信号線路のインピーダンスを大きくすることはできるが、集積回路化する場合にグランドプレーンの下層側に信号線を設けることができず、複数の信号線間にカップリングが生じるのを回避できないという課題があった。

カップリングが生じると、相手の信号線の電圧レベルが変化したとき、信号線と相手の信号線間の容量が変化し、特性インピーダンスが動的に変化してしまうという不具合がある。

また、穴あるいは空隙を通しての電磁界分布を正確に把握するのが困難なため、特性インピーダンスの見積もりが困難になるという不具合もある。

【0 0 0 5】

本発明はこのような背景の下になされたもので、信号線またはグランドプレートに穴をあけることにより、半導体集積回路で実現されるマイクロストリップ構造の信号伝送線路の特性インピーダンスを高くし、複数の信号線間のカップリングを減少させることができる半導体集積回路を提供することを目的とする。

【0 0 0 6】

【課題を解決するための手段】

請求項 1 に記載の発明は、

一の信号線とグランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する半導体集積回路において、

前記信号線に 1 つ以上の穴をあけることを特徴とする。

【 0 0 0 7 】

請求項 2 に記載の発明は、

一の信号線とグランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する半導体集積回路において、

前記グランドプレートに 1 つ以上の穴をあけることを特徴とする。

【 0 0 0 8 】

請求項 3 に記載の発明は、

前記一の信号線と前記グランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する請求項 2 に記載の半導体集積回路において、

前記グランドプレートにあける 1 つ以上の穴の大きさを、

(1) 前記一の信号線と前記グランドプレートの反対側にあって近接する他の信号線との交流結合が小さくなるようにできるだけ小さくし、かつ、

(2) 前記一の信号線と前記グランドプレートとの特性インピーダンスが大きくなるようにできるだけ大きくする、

ことを特徴とする。

【 0 0 0 9 】

請求項 4 に記載の発明は、

前記一の信号線と前記グランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する請求項 2 または 3 に記載の半導体集積回路において、

前記グランドプレートにあける 1 つ以上の穴の数を、

(1) 前記一の信号線と前記グランドプレートの反対側にあって近接する他の信号線との交流結合が小さくなるようにできるだけ少なくし、かつ、

(2) 前記一の信号線と前記グランドプレートとの特性インピーダンスが大きくなるようにできるだけ多くする、

ことを特徴とする。

【 0 0 1 0 】

また、請求項 5 に記載の発明は、

一の信号線とグランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する半導体集積回路において、

前記信号線と前記グランドプレートとの双方にそれぞれ1つ以上の穴をあけることを特徴とする。

【0 0 1 1】

請求項6に記載の発明は、

前記一の信号線と前記グランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する請求項5に記載の半導体集積回路において、

前記一の信号線と前記グランドプレートとの双方にあけるそれぞれ1つ以上の穴のうち、前記グランドプレートの穴の大きさを、

(1) 前記一の信号線と前記グランドプレートの反対側にあって近接する他の信号線との交流結合が小さくなるようにできるだけ小さくし、かつ、

(2) 前記一の信号線と前記グランドプレートとの特性インピーダンスが大きくなるようにできるだけ大きくする、

ことを特徴とする。

【0 0 1 2】

請求項7に記載の発明は、

前記一の信号線と前記グランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する請求項5または6に記載の半導体集積回路において、

前記一の信号線と前記グランドプレートとの双方にあけるそれぞれ1つ以上の穴のうち、前記グランドプレートの穴の数を、

(1) 前記一の信号線と前記グランドプレートの反対側にあって近接する他の信号線との交流結合が小さくなるようにできるだけ少なくし、かつ、

(2) 前記一の信号線と前記グランドプレートとの特性インピーダンスが大きくなるようにできるだけ多くする、

ことを特徴とする。

【0 0 1 3】

請求項8に記載の発明は、

前記一の信号線と前記グランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する請求項2ないし7のいずれかに記載の半導体集積回路において、

前記グランドプレートにあける穴の位置を、

(1) 前記他の信号線が配置されていない場所にあけ、

(2) 前記他の信号線が配置されている場所では、前記一の信号線との交流結合が小さくなるように小さな穴をあける、

ことを特徴とする。

【0014】

また、請求項9に記載の発明は、

前記一の信号線と前記グランドプレートとからなるマイクロストリップ構造の信号伝送線路を有する請求項1ないし8のいずれかに記載の半導体集積回路において、

前記一の信号線または前記グランドプレートにあける穴に変え、

前記一の信号線または前記グランドプレートを互いにスリット状の隙間をあけた複数の信号線または複数のグランドプレートによって構成し、

該複数の信号線同士または該複数のグランドプレート同士を終端その他の箇所で接続することを特徴とする。

【0015】

【発明の実施の形態】

以下、この発明の第1から第3の実施形態について図を参照しながら説明する。

【0016】

<第1の実施形態>

図1は、この発明の第1の実施形態による半導体集積回路の構成を示す図である。

この図において、本実施形態の半導体集積回路で実現されるマイクロストリップ構造の信号伝送線路は、信号線11とグランドプレート12とからなる伝送線路において、信号線に1つ以上（通常は複数）の穴13をあける。

マイクロストリップ構造の信号伝送線路において、特性インピーダンス Z は単位長あたりの配線間容量を C 、配線インダクタンスを L とした場合、 $Z = \sqrt{L/C}$ で与えられる。

【0017】

つまり、信号線 11 に 1 つ以上の穴 13 をあけることにより、信号線 11 とグラウンドプレート 12 との間に発生する電気力線の距離が長くなったことになり、等価的に信号線 11 とグラウンドプレート 12 との距離が広がった効果を得ることができ、配線間容量 C が減少する。

いま、電磁波速度を v としたとき、電磁波速度は定数で、 $v = 1 / \sqrt{LC}$ (LC) の法則があることから、配線インダクタンス L が増加する。

つまり、信号線に 1 つ以上の穴をあけることによって特性インピーダンスを増加させることができる。

この場合、伝送線路の末端に接続する回路の最大入力容量の減少を抑えることができ、また、配線層数の増加を必要としない。

【0018】

図 1 での信号線 11 の穴 13 の大きさは、以下の条件で決めることができる。

すなわち、信号線 11 の配線抵抗ができるだけ小さくなるように小さく、かつ信号線 11 とグラウンドプレート 12 との特性インピーダンスができるだけ大きくなるように大きくする。

【0019】

また、図 1 での信号線 11 の穴 13 の数は、以下の条件で決めることができる。

すなわち、信号線 11 の配線抵抗ができるだけ小さくなるように少なく、かつ信号線 11 とグラウンドプレート 12 との特性インピーダンスができるだけ大きくなるように多くする。

【0020】

なお、前記一の信号線 11 にあける穴に変え、前記一の信号線 11 を互いにスリット状の隙間をあけた複数の信号線によって構成し、該複数の信号線同士を終端その他の箇所で接続して実効的に穴を形成するようにしてもよい。

【0021】

＜第 2 の実施形態＞

図 2 は、この発明の第 2 の実施形態による半導体集積回路の構成を示す図であ

る。

この図において、本実施形態の半導体集積回路で実現されるマイクロストリップ構造の信号伝送線路は、一の信号線 2 1 とグランドプレート 2 2 とからなる伝送線路において、グランドプレートに 1 つ以上（通常は複数）の穴 2 3 をあける。

マイクロストリップ構造の信号伝送線路において、特性インピーダンス Z は単位長あたりの配線間容量を C 、配線インダクタンスを L とした場合、 $Z = \sqrt{L/C}$ で与えられる。

【0022】

つまり、グランドプレート 2 2 に 1 つ以上の穴 2 3 をあけることにより、一の信号線 2 1 とグランドプレート 2 2 との間に発生する電気力線の距離が長くなったことになり、等価的に一の信号線とグランドプレートとの距離が広がった効果を得ることができ、配線間容量 C が減少する。

いま、電磁波速度を v としたとき、電磁波速度は定数で、 $v = 1/\sqrt{LC}$ の法則があることから、配線インダクタンス L が増加する。

つまり、グランドプレートに 1 つ以上の穴をあけた構造であることで特性インピーダンスを増加させることができる。

この場合も、従来問題となった伝送線路の末端に接続する回路の最大入力容量の減少を抑えることができ、また、配線層数の増加を必要としない。

【0023】

図 2 でのグランドプレート 2 2 の穴 2 3 の大きさは、以下の条件で決めることができる。

すなわち、グランドプレート 2 2 の穴 2 3 を経由した信号線 2 1 と、該信号線と近接する他の信号線との交流結合をできるだけ少なくなるように小さく、かつ信号線 2 1 とグランドプレート 2 2 との特性インピーダンスができるだけ大きくなるように大きくする。

【0024】

また、図 2 でのグランドプレート 2 2 の穴 2 3 の数は、以下の条件で決めることができる。

すなわち、グラウンドプレート 22 の穴 23 を経由した信号線 21 と、該信号線と近接する他の信号線との交流結合をできるだけ少なくなるように少なく、かつ信号線 21 とグラウンドプレート 22 との特性インピーダンスができるだけ大きくなるように多くする。

【0025】

なお、前記グラウンドプレート 22 にあける穴に変え、前記グラウンドプレート 22 を互いにスリット状の隙間をあけた複数のグラウンドプレートによって構成し、該複数のグラウンドプレート同士を終端その他の箇所で接続して実効的に穴を形成するようにしてもよい。

【0026】

つぎに、前記グラウンドプレート 22 を互いにスリット状の隙間をあけた複数のグラウンドプレートによって構成した場合のカップリングの大きさと、特性インピーダンスについてのシミュレーション結果について、図 3 から図 6 を参照して説明する。

図 3 (a) は、幅 $1.2\ \mu\text{m}$ 、厚さ $0.6\ \mu\text{m}$ の一の信号線 21 と、この信号線と距離 d だけ離れ、幅 w の単一のスリットをもち、それぞれ $50\ \mu\text{m}$ 幅のグラウンドプレート 22 を長さ方向に切断した断面図である。また、図 3 (b) は一の信号線 21 と、この信号線 21 と $0.6\ \mu\text{m}$ の距離をもち、スリットを 3 分割し、それぞれ幅 $w/3$ のスリットを 3 つもった幅 $25\ \mu\text{m}$ のグラウンドプレート 22 の断面図である。

【0027】

また図 4 は、一の信号線 21 と、グラウンドプレート 22 および他の信号線 23 との間の容量を示す図で、一の信号線 21 とグラウンドプレート 22 との間の容量を C_g 、一の信号線 21 と他の信号線 23 との間の容量を C_{13} で表している。

【0028】

図 5 は、グラウンドプレート 22 が単一スリットで、信号線との距離 d が $0.6\ \mu\text{m}$ の場合（点線）、グラウンドプレート 22 が単一スリットで、信号線との距離 d が $1.8\ \mu\text{m}$ の場合（1 点鎖線）、および 3 分割スロットで、距離 d が $0.6\ \mu\text{m}$ の場合（実線）について、グラウンドプレートの全スリット幅の変化と図 4 の

C13/Cg の関係を表した図である。C13/Cg は一の信号線 2 1 と他の信号線 2 3 とのカップリングの大きさを表すものといえる。

この図において、一の信号線 2 1 と他の信号線 2 3 とのカップリングの大きさの許容値を $C12/Cg = 0.2$ としたとき、グランドプレートの全スリット幅は、前記各ケースに対してそれぞれ $3\mu m$ 、 $4.5\mu m$ および $9\mu m$ となっており、この数値以上にスリットの幅を広げることができないことがわかる。

【0029】

また図 6 では、スリット幅を広げるに従って特性インピーダンスが大きくなることがわかる。

また、長さ方向に連続してあいているスリットの長さについては、スリットを長くすれば特性インピーダンスを大きくする効果はあるが、同時に配線面積が小さくなり、配線抵抗の増加を来してしまうというデメリットがある。

【0030】

<第 3 の実施形態>

図 7 は、この発明の第 3 の実施形態による半導体集積回路の構成を示す図である。

この図において、本実施形態の半導体集積回路で実現されるマイクロストリップ構造の信号伝送線路は、信号線 3 1 とグランドプレート 3 2 とからなる伝送線路において、信号線 3 1 とグランドプレート 3 2 に 1 つ以上（通常は複数）の穴 3 3 をあける。

マイクロストリップ構造の信号伝送線路において、特性インピーダンス Z は単位長あたりの配線間容量を C 、配線インダクタンスを L とした場合、 $Z = \sqrt{L/C}$ で与えられる。

【0031】

つまり、信号線 3 1 とグランドプレート 3 2 に 1 つ以上の穴 3 3 をあけ、信号線 3 1 とグランドプレート 3 2 との間に発生する電気力線の距離を長くした場合、等価的に信号線 3 1 とグランドプレート 3 2 との距離が広がった効果を得ることができ、配線間容量 C が減少する。

いま、電磁波速度を v としたとき、電磁波速度は定数で、 $v = 1/\sqrt{LC}$ (

LC) の法則があることから、配線インダクタンス L が増加する。

つまり、信号線とグランドプレートとに 1 つ以上の穴をあけた構造であることで特性インピーダンスを増加させることができる。

この場合、従来問題となった伝送線路の末端に接続する回路の最大入力容量の減少を抑えることができ、また、配線層数の増加を必要としない。

【0032】

図 7 でのグランドプレート 3 2 の穴 3 3 の大きさは、以下の条件で決めることができる。

すなわち、グランドプレート 3 2 の穴 3 3 を経由した信号線 3 1 と、該信号線と近接する他の信号線との交流結合をできるだけ少なくなるように小さく、かつ信号線 3 1 とグランドプレート 3 2 との特性インピーダンスができるだけ大きくなるように大きくする。

【0033】

また、図 7 でのグランドプレート 3 2 の穴 3 3 の数は、以下の条件で決めることができる。

すなわち、グランドプレート 3 2 の穴 3 3 を経由した信号線 3 1 と、該信号線と近接する他の信号線との交流結合をできるだけ少なくなるように少なく、かつ信号線 3 1 とグランドプレート 3 2 との特性インピーダンスができるだけ大きくなるように多くする。

【0034】

図 7 での信号線 3 1 の穴 3 3 の大きさは、以下の条件で決めることができる。

すなわち、信号線 1 3 の配線抵抗ができるだけ小さくなるように小さく、かつ信号線 1 3 とグランドプレート 3 2 との特性インピーダンスができるだけ大きくなるように大きくする。

【0035】

また、図 7 での信号線 3 1 の穴 3 3 の数は、以下の条件で決めることができる。

すなわち、信号線 3 1 の配線抵抗ができるだけ小さくなるように少なく、かつ信号線 3 1 とグランドプレート 3 2 との特性インピーダンスができるだけ大きく

なるように多くする。

【0036】

なお、前記一の信号線 3 1 または前記グランドプレート 3 2 にあける穴に変え、前記一の信号線 3 1 または前記グランドプレート 3 2 を互いにスリット状の隙間をあけた複数の信号線または複数のグランドプレートによって構成し、該複数の信号線同士または該複数のグランドプレート同士を終端その他の箇所で接続して実効的に穴を形成するようにしてもよい。

【0037】

以上、本発明の第 1 から第 3 の実施形態の動作を図面を参照して詳述してきたが、本発明はこの実施形態に限られるものではなく、本発明の要旨を逸脱しない範囲の設計変更等があっても本発明に含まれる。

例えば、信号線またはグランドプレートを穴およびスリット状の隙間の両方を併せ持った構造とするものであっても、この発明に含まれる。

また、上述の実施形態では一の信号線はグランドプレートの上に配置するものとしたが、信号線の上にグランドプレートを配置し、このグランドプレートを最上位配線とするものであってもよい。このような構造にすると、グランドプレートがシールド効果を持つ。また、パッシベーション膜上であり、ボンディングパッドの形成と同時に製造できるために、工程が増加することがない。

【0038】

【発明の効果】

これまでに説明したように、この発明によれば、信号線とグランドプレートとからなるマイクロストリップ構造の信号伝送線路において、信号線あるいはグランドプレートに穴をあけることで配線間容量を小さくし、信号線の特性インピーダンスを大きくできるという効果が得られる。

また、グランドプレートに穴を開けることによって、グランドプレートを介して反対側にある他の信号線とのカップリングを減少させることができるという効果が得られる。

【図面の簡単な説明】

【図 1】 本発明の第 1 の実施形態による信号伝送線路の構成を示す図。

【図 2】 本発明の第 2 の実施形態による信号伝送線路の構成を示す図。

【図 3】 単一スリットを設けたグランド線と信号線との関係を示す図。

【図 4】 3 分割スリットを設けたグランド線と信号線との関係を示す図。

【図 5】 グランドプレートのスリット幅とカップリングの関係を示す図。

【図 6】 グランドプレートのスリット幅と特性インピーダンスの関係を示す図。

【図 7】 本発明の第 3 の実施形態による信号伝送線路の構成を示す図。

【図 8】 従来技術による信号伝送線路の構成を示す図。

【符号の説明】

1 1、2 1、3 1 …一の信号線

1 2、2 2、3 2、4 2 …グランドプレート

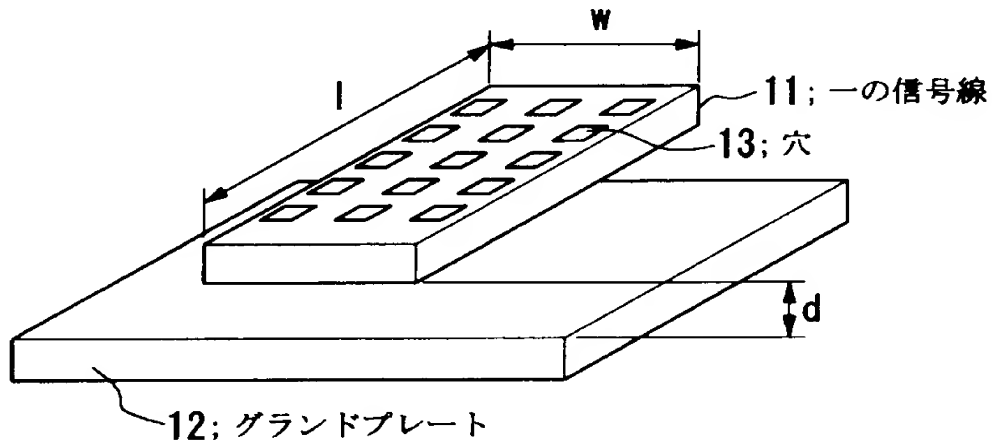
1 3、2 4、3 3、3 4 …穴

2 3、3 5 …他の信号線

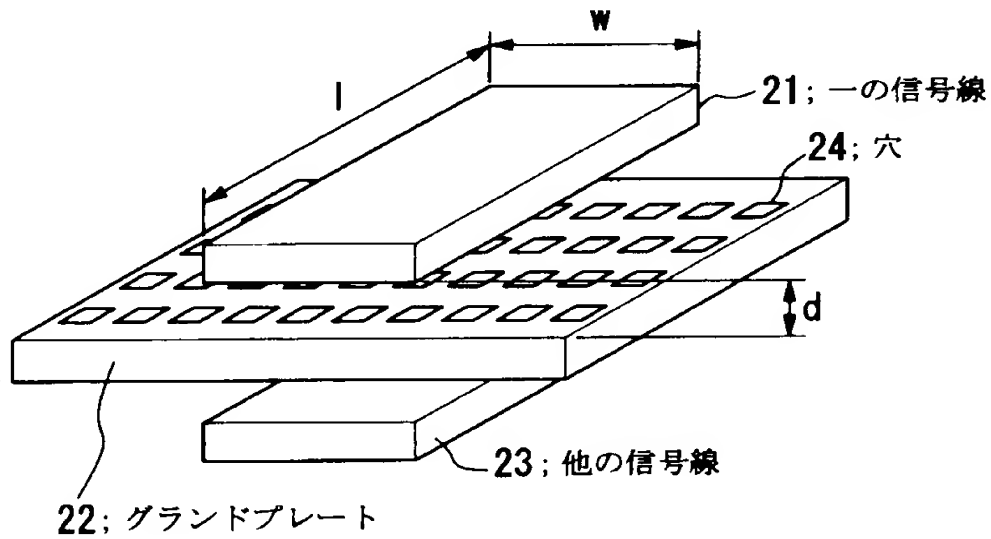
4 1 …信号線

【書類名】 図面

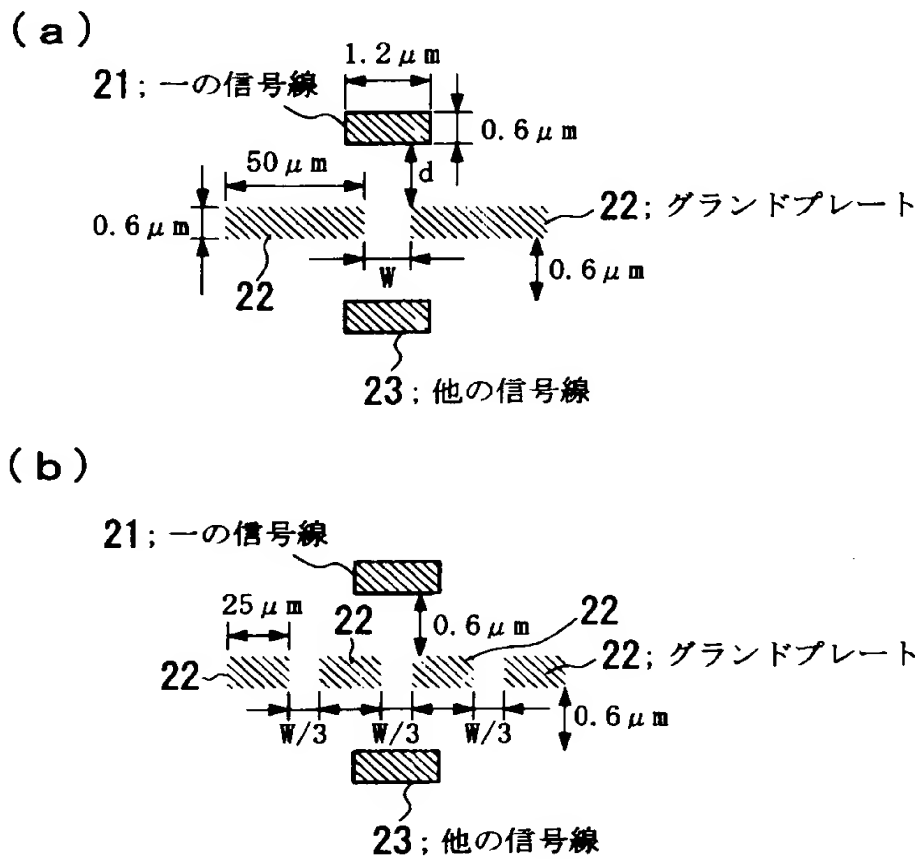
【図 1】



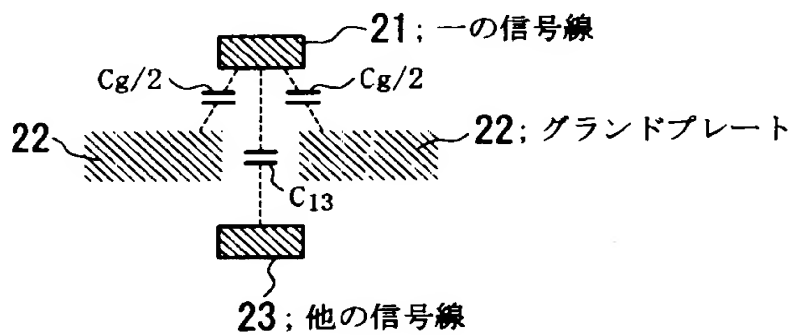
【図 2】



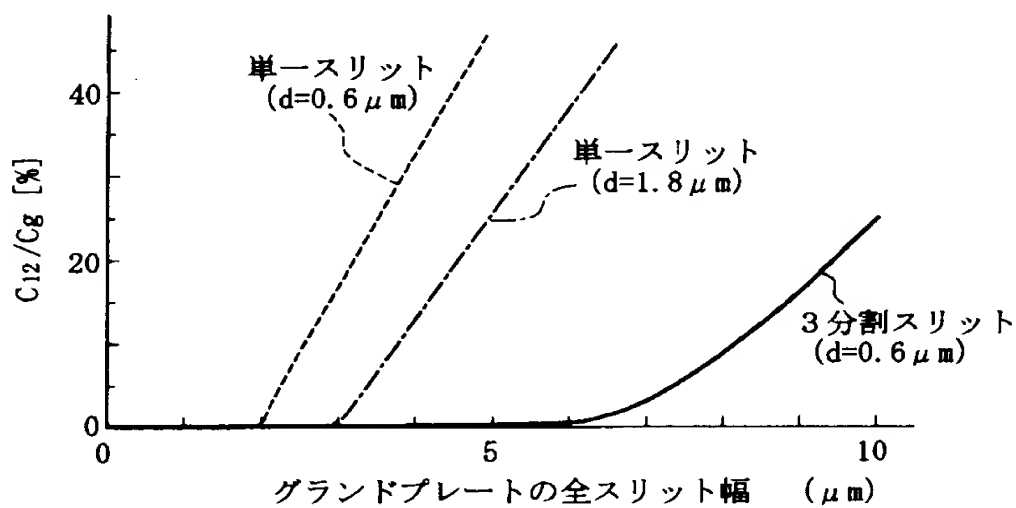
【図 3】



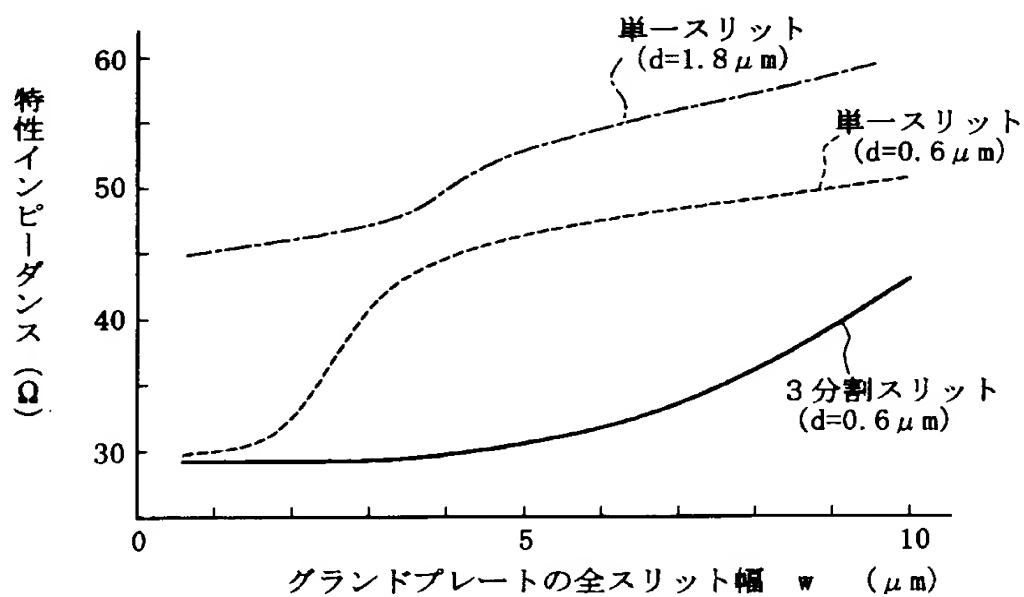
【図 4】



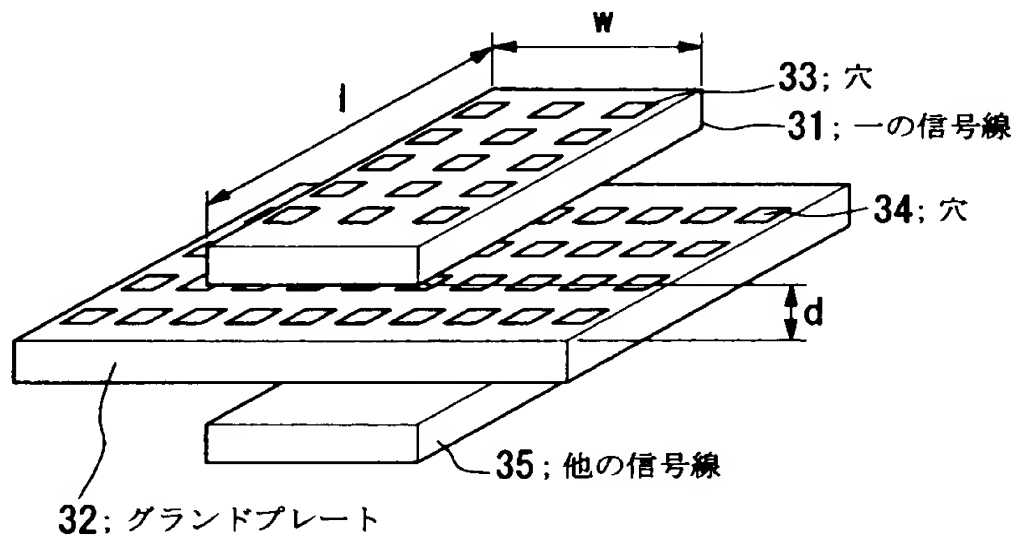
【図 5】



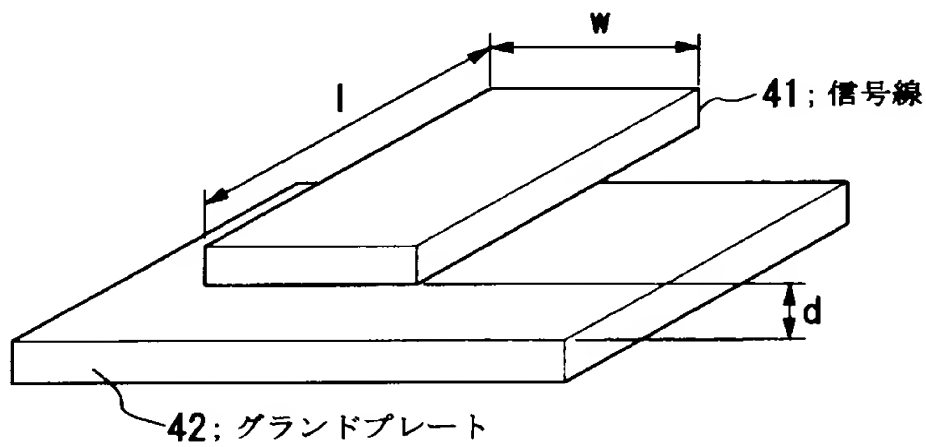
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 半導体集積回路で実現されるマイクロストリップ構造の信号伝送線路の特性インピーダンスを高くし、複数の信号線間のカップリングを減少させることができる半導体集積回路を提供する。

【解決手段】 信号線とグランドプレートとからなるマイクロストリップ構造の信号伝送線路において、信号線あるいはグランドプレートに穴をあけることで、配線間容量を減少させ、特性インピーダンスを大きくする。また、信号線間のカップリングを減少させる。

【選択図】 図 2

認定・付加情報

特許出願の番号	平成 11 年 特許願 第 266203 号
受付番号	59900913253
書類名	特許願
担当官	長谷川 実 1921
作成日	平成 11 年 9 月 27 日

<認定情報・付加情報>

【特許出願人】

【識別番号】	000004237
【住所又は居所】	東京都港区芝五丁目 7 番 1 号
【氏名又は名称】	日本電気株式会社

【代理人】

申請人

【識別番号】	100108578
【住所又は居所】	東京都新宿区高田馬場 3 丁目 23 番 3 号 ORビ ル 志賀国際特許事務所
【氏名又は名称】	高橋 詔男

【代理人】

【識別番号】	100064908
【住所又は居所】	東京都新宿区高田馬場 3 丁目 23 番 3 号 ORビ ル 志賀国際特許事務所
【氏名又は名称】	志賀 正武

【選任した代理人】

【識別番号】	100101465
【住所又は居所】	東京都新宿区高田馬場 3 丁目 23 番 3 号 ORビ ル 志賀国際特許事務所
【氏名又は名称】	青山 正和

【選任した代理人】

【識別番号】	100108453
【住所又は居所】	東京都新宿区高田馬場 3 丁目 23 番 3 号 ORビ ル 志賀国際特許事務所
【氏名又は名称】	村山 靖彦

次頁無

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社